

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-352730

(43)Date of publication of application : 06.12.2002

(51)Int.Cl.

H01J 11/02

H01J 9/02

H04N 5/66

(21)Application number : 2001-158715

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 28.05.2001

(72)Inventor : HASEGAWA KAZUYUKI
MIYASHITA KANAKO
KODERA KOICHI

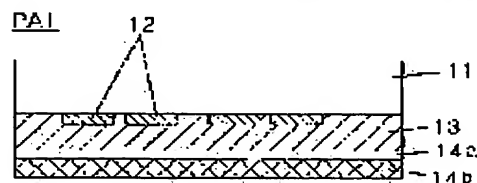
(54) PLASMA DISPLAY PANEL AND MANUFACTURING METHOD THEREFOR

(57)Abstract:

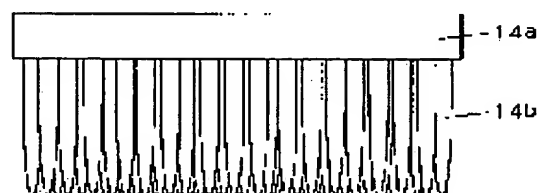
PROBLEM TO BE SOLVED: To provide a plasma display panel enabling reductions of voltages of write-in and discharging.

SOLUTION: The plasma display panel comprises a first substrate where a plurality of electrode pairs, consisting of the first electrode and the second electrode respectively, are disposed in parallel in stripe formation and are covered with a dielectric layer further, and the second substrate where the third electrodes are disposed in stripe formation, where both the substrates are facing each other via partitioning ribs. The plasma display panel is provided with distinctive construction, that whiskers are formed at least on a portion of a surface layer of the dielectric layer or a dielectric layer protective film which covers the dielectric layer further.

(a) 図1におけるA-A'線を含む垂直断面図



(b) ウィスカ部の拡大図



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2002-352730
(P2002-352730A)

(43) 公開日 平成14年12月6日 (2002.12.6)

(51) Int.Cl. ⁷	識別記号	F I	テマコード (参考)
H 0 1 J 11/02		H 0 1 J 11/02	B 5 C 0 2 7
		9/02	F 5 C 0 4 0
H 0 4 N 5/68	1 0 2	H 0 4 N 5/68	1 0 2 A 5 C 0 5 8

審査請求 未請求 請求項の数 9 O L (全 7 頁)

(21) 出願番号 特願2001-158715(P2001-158715)

(22) 出願日 平成13年5月28日 (2001.5.28)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 長谷川 和之

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 宮下 加奈子

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74) 代理人 100097445

弁理士 岩橋 文雄 (外2名)

最終頁に続く

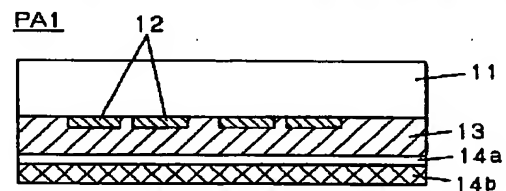
(54) 【発明の名称】 プラズマディスプレイパネルおよびその製造方法

(57) 【要約】

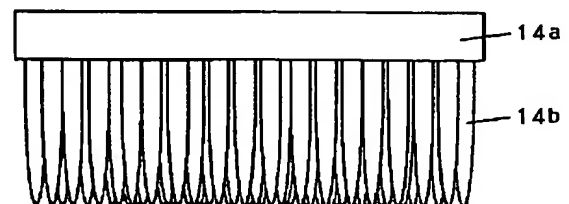
【課題】 プラズマディスプレイパネルの書き込み特性、放電電圧の低下を目的とする。

【解決手段】 本発明は、ストライプ状に配された第1の電極と第2の電極との電極対が複数対並設され、更に当該複数対の電極対が誘電体層で被覆されてなる第1の基板と、第3の電極がストライプ状に配された第2の基板とが、隔壁を介在させて対向された状態に配置してなるプラズマディスプレイパネルであって、前記誘電体層の表面層、あるいは前記誘電体をさらに被覆する誘電体保護膜の表面層の少なくとも一部にウィスカ構造の形状が存在することを特徴とする。

(a) 図1におけるA-A'線を含む垂直断面図



(b) ウィスカ部の拡大図



【特許請求の範囲】

【請求項1】 ストライプ状に配された第1の電極と第2の電極との電極対が複数対並設され、更に当該複数対の電極対が誘電体層で被覆されてなる第1の基板と、第3の電極がストライプ状に配された第2の基板とが、隔壁を介在させて対向された状態に配置してなるプラズマディスプレイパネルであって、前記誘電体層の表面層、あるいは前記誘電体をさらに被覆する誘電体保護膜の表面層の少なくとも一部にウィスカ構造の形状が存在することを特徴とするプラズマディスプレイパネル。

【請求項2】 前記ウィスカ部は、前記保護膜と同元素にて形成されることを特徴とする請求項1に記載のプラズマディスプレイパネル。

【請求項3】 前記ウィスカ部は、酸化マグネシウムであることを特徴とする請求項1に記載のプラズマディスプレイパネル。

【請求項4】 前記ウィスカ部は、直径が0.1～2.0μmであることを特徴とする請求項1に記載のプラズマディスプレイパネル。

【請求項5】 前記ウィスカ部は、熱化学蒸着法もしくはプラズマ化学蒸着法で、マグネシウムの有機金属化合物及び酸素を用いて形成されたものであることを特徴とする請求項1に記載のプラズマディスプレイパネル。

【請求項6】 前記誘電体層と前記保護膜の間に下地層を形成することを特徴とする請求項1に記載のプラズマディスプレイパネル。

【請求項7】 前期下地層の表面層あるいは、前記保護膜の表面層の少なくとも一部にウィスカ構造の形状が存在することを特徴とする請求項1に記載のプラズマディスプレイパネル。

【請求項8】 前記下地層に周期律表で2a族元素、3b族元素、遷移金属のうち少なくとも1種以上が含まれることを特徴とする請求項1に記載のプラズマディスプレイパネル。

【請求項9】 前記下地層が(110)面あるいは(100)面配向であることを特徴とする請求項1に記載のプラズマディスプレイパネル。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、表示デバイスなどに用いるプラズマディスプレイパネルに関し、特に、放電遅れを解消するためのパネル構造に関する。

【0002】

【従来の技術】従来のプラズマディスプレイパネルは、図3に示すような構成のものが一般的である。

【0003】このプラズマディスプレイパネルは、前面パネル100と背面パネル200とからなる。前面パネル100は、前面ガラス基板101上に走査電極102a、維持電極102bが交互にストライプ状に形成され、さらにそれが誘電体ガラス層103及び酸化マグネ

シウム(MgO)からなる保護層104により覆われて形成されたものである。

【0004】背面パネル200は、背面ガラス基板201上に、ストライプ状にアドレス電極202が形成され、これを覆うように電極保護層203が形成され、更にアドレス電極202を挟むように電極保護層203上にストライプ状に隔壁204が形成され、更に隔壁204間に蛍光体層205が設けられて形成されたものである。そして、このような前面パネル100と背面パネル200とが貼り合わせられ、隔壁204で仕切られた空間210に放電ガスを封入することで放電空間が形成される。前記蛍光体層はカラー表示のために通常、赤、緑、青の3色の蛍光体層が順に配置されている。

【0005】そして、放電空間210内には例えばネオン及びキセノンを混合してなる放電ガスが通常、0.67×10⁵Pa程度の圧力で封入されている。

【0006】次に、前記プラズマディスプレイパネルの駆動方式について説明する。

【0007】図4は、前記プラズマディスプレイパネルの駆動回路の構成を示したブロック図である。当該駆動回路は、アドレス電極駆動部220と、走査電極駆動部230と、維持電極駆動部240とから構成されている。

【0008】プラズマディスプレイパネルのアドレス電極202にアドレス電極駆動部220が接続され、走査電極102aに走査電極駆動部230が接続され、維持電極102bに維持電極駆動部240が接続されている。

【0009】一般に交流型のプラズマディスプレイパネルでは1フレームの映像を複数のサブフィールド(S.F.)に分割することによって階調表現をする方式が用いられている。そして、この方式ではセル中の気体の放電を制御するために1S.F.を更に4つの期間に分割する。この4つの期間について図5を使用して説明する。図5は、1S.F.中の駆動波形である。

【0010】この図5においてセットアップ期間250では放電が生じやすくするためにPDP内の全セルに均一的に壁電荷を蓄積させる。アドレス期間260では点灯させるセルの書き込み放電を行なう。サステイン期間270では前記アドレス期間260で書き込まれたセルを点灯させその点灯を維持させる。イレース期間280では壁電荷を消去させることによってセルの点灯を停止させる。

【0011】セットアップ期間250では走査電極102aにアドレス電極202および維持電極102bに比べ高い電圧を印可し、セル内の気体を放電させる。それによって発生した電荷はアドレス電極202、走査電極102aおよび維持電極102b間の電位差を打ち消すようにセルの壁面に蓄積されるので、走査電極102a付近の保護膜表面には負の電荷が壁電荷として蓄積さ

れ、またアドレス電極付近の蛍光体層表面および維持電極付近の保護膜表面には正の電荷が壁電荷として蓄積される。この壁電荷により走査電極-アドレス電極間、走査電極-維持電極間には所定の値の壁電位が生じる。

【0012】アドレス期間260ではセルを点灯させる場合には走査電極102aにアドレス電極202および維持電極102bに比べ低い電圧を印加させることにより、つまり走査電極-アドレス電極間には前記壁電位と同方向に電圧を印加させるとともに走査電極-維持電極間に壁電位と同方向に電圧を印加させることにより書き込み放電を生じさせる。これにより蛍光体層表面、保護層表面には負の電荷が蓄積され走査側電極付近の保護層表面には正の電荷が壁電荷として蓄積される。これにより維持-走査電極間には所定の値の壁電位が生じる。

【0013】サステイン期間270では走査電極102aに維持電極102bに比べ高い電圧を印加させることにより、つまり維持電極-走査電極間に前記壁電位と同方向に電圧を印加させることにより維持放電を生じさせる。これによりセル点灯を開始させることができる。そして、維持電極-走査電極交互に極性が入れ替わるようにパルス印加することにより断続的にパルス発光させることができる。

【0014】イレース期間280では、幅の狭い消去パルスを維持電極102bに印加することによって不完全な放電が発生し壁電荷が消滅するため消去が行われる。

【0015】

【発明が解決しようとする課題】ところで、セル構造の高精細化に伴って走査線数が増加するためにテレビ映像を表示する場合には1フィールド=1/60[s]内で全てのシーケンスを終了させる必要がある。これに応えるには、書き込み期間に印加するアドレスパルスのパルス幅を狭くして高速駆動を行なう必要があるが、パルスの立ち上がりからかなり遅れて放電が行われるという「放電遅れ」が存在するために、印加されたパルス幅内で放電が終了する確率が低くなり、本来点灯すべきセルに書き込みなどが出来ずに点灯不良が生じてしまう。

【0016】本発明は上記問題点を鑑みてなされた発明であって、「放電遅れ」を防止するのに効果的な構造を備えたプラズマディスプレイパネル並びにその製造方法を提供することを目的としてなされたものである。

【0017】

【課題を解決するための手段】まず、放電遅れは、放電が開始される際にトリガーとなる初期電子が基板表面から放電空間中に放出されにくいことが主要な要因として考えられている。

【0018】従って、この初期電子が放出されやすい状況を作り出すことができれば、放電遅れを効果的に防止することができると考えられる。

【0019】このための方法として、アドレス時・放電維持時の駆動パルス電圧を上昇させるか、或いは電極間

距離を短縮する方法が考えられる。しかし、パルス電圧の増加は、駆動回路のスイッチング素子の耐圧とスループットとが相反する関係にあるため、高耐圧素子ではパルスの立ち上がりが鈍り、放電遅れ時間の抑制には限界がある。また、電極間距離を短縮することは、同時に隔壁の高さを低下させることになるが、このように隔壁の高さを低下させれば放電空間そのものが縮小し、プラズマを取り囲む単位体積あたりの放電空間を囲う壁の面積が増加するため、プラズマが壁面に衝突した際に消滅してしまうといういわゆる壁面損失によって効率が低下することとなる。

【0020】従って、発明者らは、このように駆動回路の構成や、電極間の距離には変更を加えず従来のものを踏襲したとしても、放電遅れを防止することができるパネル構造を模索した結果、本発明に想到した。

【0021】つまり、上記目的を達成するために本発明は、ストライプ状に配された第1の電極と第2の電極との電極対が複数対並設され、更に当該複数対の電極対が誘電体層で被覆されてなる第1の基板と、第3の電極がストライプ状に配された第2の基板とが、隔壁を介在させて対向された状態に配置してなるプラズマディスプレイパネルであって、前記誘電体層の表面層、あるいは前記誘電体をさらに被覆する誘電体保護膜の表面層の少なくとも一部にウィスカ構造の形状が存在することを特徴とする。

【0022】ここでウィスカ構造とは一般に、その箇所に生じた不純物、応力などが原因となって、それ以前の膜成長とは変化して膜成長することを示すが、本発明においてはこれに限らず、その箇所より結晶構造、格子定数あるいは形状等が変化して膜成長することを示す。

【0023】ここで前記ウィスカ部は、MgOの単結晶であることが望ましい。

【0024】また、前記ウィスカ部は、直径が0.1~2.0nmとすることが望ましい。

【0025】ここで前記ウィスカ部は、熱化学蒸着法もしくはプラズマ化学蒸着法で、マグネシウムの有機金属化合物及び酸素を用いて形成されたものであることが望ましい。

【0026】また、前記誘電体層と前記保護膜の間に下地層を形成し、その前記下地層に周期律表で2a族元素、3b族元素、遷移金属のうち少なくとも1種以上が含まれることが望ましい。

【0027】ここで前記下地層は(110)面あるいは(100)面配向であることが望ましい。

【0028】これにより、誘電体層の表面層において、印可電圧による電界強度が大きくなり、放電空間に向けて電子が放出される量が多くなる。その結果、アドレス放電や維持放電のためのトリガー電子が放出され易くなるので、アドレス放電や維持放電の際の放電遅れを抑えることができ、電圧印加に対する放電の発生の応答性を

改善して、良好な画像を表示することが可能となる。

【0029】

【発明の実施の形態】以下に本発明に係る実施の形態のAC型プラズマディスプレイパネルについて図面を参照しながら具体的に説明する。

【0030】図1は、本発明の一実施の形態に係る交流面放電型プラズマディスプレイパネル1（以下、単にPDP1という）の部分斜視図である。

【0031】このPDP1は、各電極にパルス状の電圧を印加することで放電を放電空間30内で生じさせ、放電に伴って背面パネルPA2側で発生した各色の可視光を前面パネルPA1の主表面から透過させる交流面放電型のPDPである。

【0032】前面パネルPA1は、走査電極12aと維持電極12bとがストライプ状に複数対配（図では便宜上1対を記載してある）された前面ガラス基板11上に、表面11aを覆うように誘電体ガラス層13が形成されており、更に、この誘電体ガラス層13を覆うようにMgOからなる保護層14が形成されたものである。

【0033】背面パネルPA2は、アドレス電極17が前記走査電極12aと維持電極12bと直交するようにストライプ状に配された背面ガラス基板16上に、当該アドレス電極17を覆うようにアドレス電極を保護するとともに可視光を前面パネル側に反射する作用を担う電極保護層18が形成されており、この電極保護層18上にアドレス電極17と同じ方向に向けて伸び、アドレス電極17を挟むように隔壁19が立設され、更に、当該隔壁19間に蛍光体層20が配されたものである。

【0034】上記構成のPDPの駆動は上記した図5に示す駆動回路を用いて、図6に示す駆動波形に基づいて駆動される。なお、アドレス電極駆動部220には、アドレス電極17が接続され、走査電極駆動部230には、走査電極12aが、維持電極駆動部240には、維持電極12bが接続される。

【0035】（細部の構造）図2（a）は、図1におけるA-A'線を含む垂直断面図であり、図2（b）ウィスカ部の拡大図である。

【0036】図2に示すように、上記PDPにおいては保護層14の構成が特徴的である。

【0037】保護層14は、下地層14aとウィスカ部14bからなる。

【0038】下地層14aは、ウィスカ部14bと誘電体ガラス層13との間に形成される。

【0039】ウィスカ部14bは、複数の保護膜成分の結晶体がウィスカ形状をなして緻密に配列して形成されている。

【0040】（作用効果）上記のように、放電空間に面した保護層の最表面形状がウィスカ構造をなすことによって、保護層面内に電界分布ができ、極端に電界強度の強い箇所が存在し、その電界強度の強い箇所から放電空

間に向けて電子が放出される量が多くなる。その結果、アドレス放電や維持放電のためのトリガー電子が放出され易くなるので、アドレス放電や維持放電の際の放電遅れを抑えることができ、電圧印加に対する放電の発生の応答性を改善して、良好な画像を表示することが可能となる。

【0041】このような観点から、ウィスカ部14bの大きさや一定の面積に占める密度を規定することは重要である。具体的には、ウィスカ部14bの直径を0.1～2.0nmとすることが望ましい。このように規定することによって、アドレス放電や維持放電の際の放電遅れを更に効果的に抑えることができる。

【0042】また、このように、ウィスカ部14bに、結晶性がよく緻密にウィスカ構造が形成されるためには誘電体ガラス層13とこのウィスカ部14bとの間に下地層14aが必要となる。この下地層14aは周期律表で2a族元素、3b族元素、遷移金属のうち少なくとも1種以上が含まれる酸化物、窒化物、フッ化物であることが望ましい。具体的にはTiO₂、SiO₂を使用した場合、ウィスカ部14bが良い結晶性を示した。

【0043】（PDPの製造方法）次に、PDPの製造方法について説明する。

【0044】（PDPの組立）

（前面パネルPA1の作製）まず、前面ガラス基板11上に走査電極12a、維持電極12bが交互に配列するように形成する。

【0045】走査電極12a、維持電極12bは、金属電極であって、白金を電子ビーム蒸着法によって成膜した後、リフトオフ法によってパターニングすることによって形成される。なお、ITOなどの透明電極と金属電極の対により各走査電極12a及び維持電極12bとを形成しても構わない。

【0046】次に、前記走査電極12a及び維持電極12bを覆うように、誘電体ガラス層をスクリーン印刷法などの公知の印刷法によって印刷後焼成することによって形成する。

【0047】次に、誘電体ガラス層13表面に保護層14を形成する。本発明では、まず下地層14aを形成し、その次にウィスカ部14bを形成する。具体的には、下地層14aは蒸着法、マグネトロンRFスパッタ法等を用いたが、本発明はこの作製方法のみに限定するものではない。

【0048】ウィスカ部14bの形成はCVD法（化学蒸着法）が適しており、例えば保護膜材料としてMgOを用いる場合、MgOを含む有機系金属を気化し、窒素などのキャリアガスによってCVD装置内に輸送し、成膜する。また、本発明はCVD法について述べたが、本発明はこれに限らず、例えば保護膜の従来技術による成膜後、膜上に応力、不純物等を加えウィスカ部を形成する工法など、同様の形状を得られる工法も含む。

【0049】(背面パネルPA2の作製)背面パネルPA2は、背面ガラス基板16上にアドレス電極17を形成し、その上を電極保護層18で覆い、この電極保護層18の表面に隔壁19を形成し、その後、蛍光体層20を形成することによって作製する。

【0050】アドレス電極17は、背面ガラス基板16上に前記走査電極12a、維持電極12bと同様の方法にて作製する。

【0051】電極保護層18は、アドレス電極17の上にスクリーン印刷法などの印刷法を用いて印刷後、焼成することによって形成されたもので、前記誘電体ガラス層13と同じようなガラスの組成物に、酸化チタン粒子を含有させた薄膜である。

【0052】隔壁19は、スクリーン印刷法、リフトオフ法、或いはサンドブラスト法等の方法で隔壁形成原料を塗布した後、これを焼成し、その後隔壁頂部に加工処理を施すことによって形成されたものである。

【0053】蛍光体層20は、スクリーン印刷法、ノズル噴霧法などの方法によって形成されたものである。なお、蛍光体には、赤色、緑色、青色の3色を用いる。

【0054】(パネル張り合わせ)次に、前面パネルPA1と背面パネルPA2とを走査電極12a、維持電極12bとアドレス電極17とが直交する状態に位置合わせして両パネルを張り合わせる。その後、隔壁19に仕切られた放電空間30内に放電ガス(例えば、He-Xe系、Ne-Xe系の不活性ガス)を所定の圧力で封入する。

【0055】以上のようにして作製したPDPに図4に示すようにアドレス駆動部220、走査電極駆動部230、維持電極駆動部240を接続して、アドレス電極17を接地(GND)し、走査電極12b、維持電極12bに所定の周期で交互に電圧を印加することにより、エージング処理を施す。

【0056】

【発明の効果】以上説明したように、本発明は、ストライプ状に配された第1の電極と第2の電極との電極対が複数対並設され、更に当該複数対の電極対が誘電体層で被覆されてなる第1の基板と、第3の電極がストライプ状に配された第2の基板とが、隔壁を介在させて対向された状態に配置してなるプラズマディスプレイパネルであって、前記誘電体層の表面層、あるいは前記誘電体をさらに被覆する誘電体保護膜の表面層の少なくとも一部にウィスカ構造の形状が存在することを特徴とする。

【0057】これにより、誘電体層の表面層において、印可電圧による電界強度が大きくなり、放電空間に向けて電子が放出される量が多くなる。その結果、アドレス放電や維持放電のためのトリガー電子が放出され易くなるので、アドレス放電や維持放電の際の放電遅れを抑えることができ、電圧印加に対する放電の発生の応答性を改善して、良好な画像を表示することが可能となる。

【図面の簡単な説明】

【図1】実施の形態のプラズマディスプレイパネルを示す部分斜視図

【図2】(a)図1におけるA-A'線を含む垂直断面図

(b)ウィスカ部の拡大図

【図3】従来のプラズマディスプレイパネルを示す部分斜視図

【図4】プラズマディスプレイパネルと駆動回路との従来及び本発明に共通な接続状態を示すブロック図

【図5】従来及び本発明に共通なプラズマディスプレイパネルの駆動波形を示すタイムチャート

【符号の説明】

PA1 前面パネル

PA2 背面パネル

1 交流面放電型プラズマディスプレイパネル(PDP)

11 前面ガラス基板

11a 表面

12a 走査電極

12b 維持電極

12c 放電ギャップ

13 誘電体ガラス層

14 誘電体保護層

14a 下地層

14b ウィスカ部

16 背面ガラス基板

17 アドレス電極

18 電極保護層

19 隔壁

20 蛍光体層

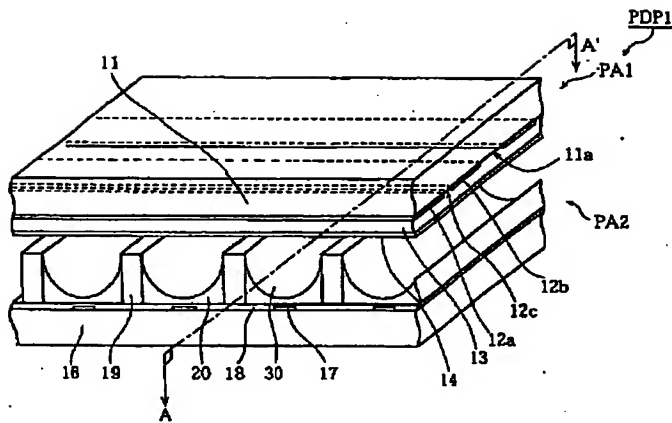
30 放電空間

220 アドレス電極駆動部

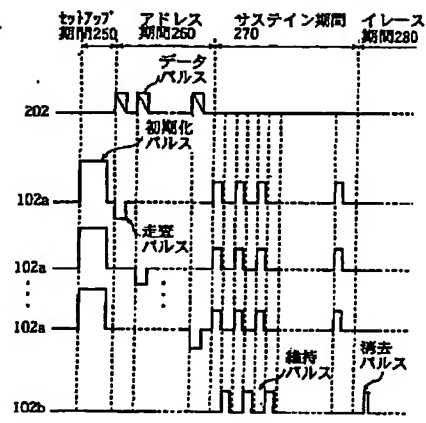
230 走査電極駆動部

240 維持電極駆動部

【図1】

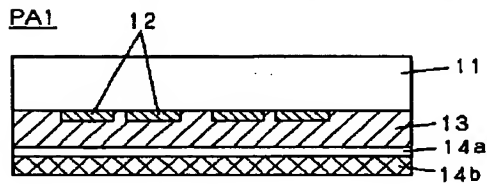


【図5】

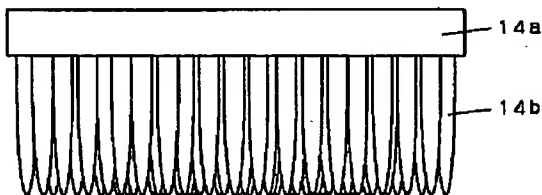


【図2】

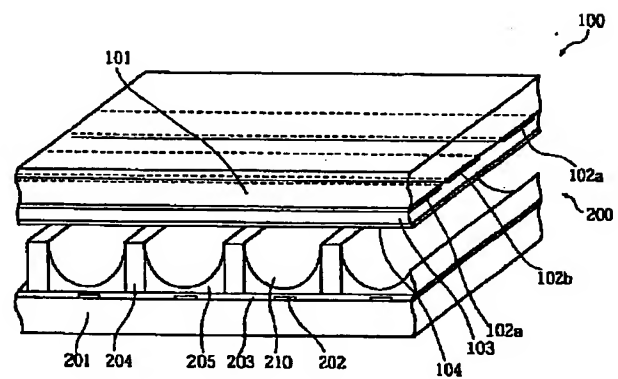
(a) 図1におけるA-A'線を含む垂直断面図



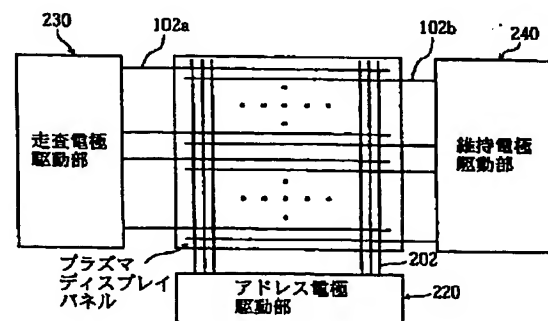
(b) ウィスカ部の拡大図



【図3】



【図4】



!(7) 002-352730 (P2002-35PJL8

フロントページの続き

(72)発明者 小寺 宏一

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

Fターム(参考) 5C027 AA07

5C040 FA01 FA04 GB03 GB14 GE01
GE02 GE07 MA12 MA17

5C058 AA11 AB06 BA02 BA35

THIS PAGE BLANK (USPTO)